

CI:_____ Nombre:_____ Cantidad de Hojas:_____

Arquitectura de Computadoras

Examen Julio 2015

1) Sea una CPU de 16 bits con las siguientes características que se describen a continuación:

- Tiene 8 registros de uso general de 16 bits (*R0 a R7*)
- Posee las siguientes instrucciones (se indica el código y la semántica):

0. **LOAD REG1, REG2** > Instrucción que guarda en REG2 el contenido de la dirección de memoria almacenada en REG1.

1. **STORE REG1, REG2** > Instrucción que escribe el contenido de REG1 en la dirección de memoria almacenada en REG2.

2. **NOP** > Instrucción que solo consume ciclos de reloj (no hace nada).

3. **SETLO INM, REG** > Instrucción para cargar el valor constante INM de 8 bits en la parte baja de REG.

4. **SETHI INM, REG** > Instrucción para cargar el valor constante INM de 8 bits en la parte alta de REG.

5. **ADD REG1, REG2, REG3** > Suma (ADD). Esta operación trabaja sobre REG1 y REG2 como operandos y el resultado lo guarda en REG3.

6. **SUB REG1, REG2, REG3** > Resta (SUB). Esta operación trabaja sobre REG1 y REG2 como operandos y el resultado lo guarda en REG3.

7. **AND REG1, REG2, REG3** > Operación lógica AND bit a bit. Trabaja sobre REG1 y REG2 como operandos y el resultado lo guarda en REG3.

8. **OR REG1, REG2, REG3** > Operación lógica OR bit a bit. Trabaja sobre REG1 y REG2 como operandos y el resultado lo guarda en REG3.

9. **XOR REG1, REG2, REG3** > Operación lógica XOR bit a bit. Trabaja sobre REG1 y REG2 como operandos y el resultado lo guarda en REG3.

A. **SL REG1, INM, REG2** > Instrucción que mueve a la izquierda tantos bits de REG1 como indique el inmediato INM (de 4 bits) y el resultado lo pone en REG2.

B. **SR REG1, INM, REG2** > Instrucción que mueve a la derecha tantos bits de REG1 como indique el inmediato INM (de 4 bits) y el resultado lo pone en REG2.

C. **CMP REG1, REG2** > Instrucción de comparación que realiza la resta REG1-REG2, actualizando las banderas de condición.

D. **JZ INM** > Instrucción de salto condicional, si la bandera de Zero está en 1 salta INM (INM es un numero con signo de 12 bits) instrucciones desde la posición actual

E. **JN INM** > Instrucción de salto condicional, si la bandera de Negative está en 1 salta INM (INM es un número con signo de 12 bits) instrucciones desde la posición actual

F. **JMP INM** > Instrucción de salto incondicional, salta INM instrucciones (INM es un numero con signo de 12 bits) desde la posición actual.

a) Defina un formato de *instrucción* para esta CPU e indique la codificación de cada una de las *instrucciones*.

b) Implemente en pseudocódigo un programa que sume el contenido de memoria de las direcciones comprendidas en el rango 0x0F00 - 0x0FFF y almacene en la dirección 0xF00 el resultado de dicha suma si esta es distinta de 0.

nota: El programa estará cargado en memoria a partir de la dirección 0x0000.

- 2) a) Defina *Carry* y *Overflow* para una representación interna de datos.
 b) Escriba el número -117 en *Complemento a 2* de 1 byte.
 c) Escriba el número -255,75 en *IEEE 754 de precisión simple* (4 bytes, 1 bit para el signo, 8 bits para el exponente y 23 bits para la mantisa).
 d) Dadas la siguientes funciones de 3 variables:

<i>a</i>	<i>b</i>	<i>c</i>	<i>f</i>	<i>g</i>
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	0

Se pide la expresión algebraica de $f(a, b, c)$ y $g(a, b, c)$, las representaciones Σ y Π y el circuito combinatorio correspondiente a cada una.

- 3) a) Escriba el polinomio representativo de un sistema con base N.
 b) La periodicidad de un número, ¿depende de la base en la que está representado? Justifique.
 c) Dados los siguientes números en base 10, escribir:
 143 a base 2 1122 a base 16
 2165 a base 8 63,025 a base 2 y 16
 d) En las redes de computadoras, la **dirección MAC** (del inglés *Media Access Control*) es un identificador de 48 bits (6 bloques hexadecimales) que se corresponde con una tarjeta o dispositivo de red forma única. Es definida por IEEE, los primeros 24 bits identifican al fabricante y los últimos 24 al dispositivo. Dado el siguiente MAC escrito en binario, pasarlo a notación hexadecimal

00001000:10100001:1011101:11010011:11010100:11011100

- 4) a) Dibuje el esquema de la arquitectura de *Von Neumann*.
 b) ¿En qué consiste la *deshabilitación de interrupciones*?
 c) ¿Qué entiende por buses con *arbitraje distribuido* y *arbitraje centralizado*?
 d) Defina el *Principio de Localidad*
 e) Cuales son las principales características de una arquitectura *RISC*.